

Chapitre 7 : Les mémoires

- Introduction
- Définition , Caractéristiques des mémoires
- Classification des mémoires
- La mémoire centrale
 - Caractéristiques d'une mémoire centrale
 - Structure d'une mémoire centrale
 - Conception d'une mémoire centrale
 - Architecture d'une Mémoire centrale (architecture modulaire et architecture entrelacée).

1

Objectifs

- Comprendre **c'est quoi** une mémoire
- Comprendre le **rôle** et la **structure** d'une **mémoire centrale**.
- Apprendre à **concevoir** une mémoire centrale (modulaire et entrelacée).

2

1. Introduction

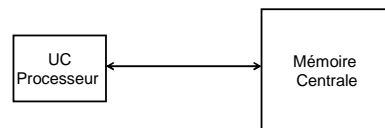
- Avec une bascule c'est possible de mémoriser une information sur **1 seul bit**.
- Avec un registre c'est possible de mémoriser une information sur **n bits**.
- Si on veut mémoriser une information de **taille important** → il faut utiliser **une mémoire** .

3

Architecture matérielle d'une machine (architecture de Von Neumann)

L'architecture de Von Neumann est composée :

- D'une mémoire centrale,
- D'une unité centrale (UC) ou CPU (Central Processing Unit), processeur.
- Cette architecture est la base des architectures des ordinateurs.



4

L'Unité Centrale (UC)

- L'unité centrale (appelée aussi processeur) à pour **rôle d'exécuter** les programmes.
- L'UC est composée d'une unité arithmétique et logique (UAL) et d'une unité de contrôle.
 - L'unité arithmétique et logique réalise une **opération élémentaire** (addition, soustraction, multiplication, . . .) du processeur à chaque top d'horloge.
 - L'unité de commande contrôle les opérations sur la mémoire (lecture/écriture) et les opérations à réaliser par l'UAL selon l'instruction en cours d'exécution.
- Pour pouvoir effectuer les opérations sur des données et exécuter des programmes l'UC doit disposer d'un **espace de travail** . Cette espace de travail s'appelle la **mémoire centrale**.

5

2. C'est quoi une mémoire ?

- Une mémoire est un **dispositif** capable :
 - D'enregistrer une information,
 - De la conserver (mémoriser)
 - et de la restituer (possible de la lire ou la récupérer par la suite).
- Exemple de mémoire :
 - La mémoire centrale
 - Un disque dur
 - Une disquette
 - Un flash disque
 -
- La mémoire peut être **dans** le processeur (des registres) , **interne** (Mémoire centrale ou principale) ou **externe** (Mémoire secondaire).

6

3. Caractéristiques des mémoires

1. La capacité d'une mémoire

- La **capacité** (taille) d'une mémoire est **le nombre (quantité)** d'informations qu'on peut enregistrer (mémoriser) dans cette mémoire.
- La capacité peut s'exprimer en :
 - **Bit** : un bit est l'élément de base pour la représentation de l'information .
 - **Octet** : 1 Octet = 8 bits
 - **kilo-octet (KO)** : 1 kilo-octet (KO) = 1024 octets = 2^{10} octets
 - **Méga-octet (MO)** : 1 Méga-octet (MO) = 1024 KO = 2^{20} octets
 - **Géga-octet (GO)** : Géga-octet (GO) = 1024 MO = 2^{30} octets
 - **Téra-octet (To)** : 1 téra-octet (To) = 1024 Go = 2^{40} octets

7

3. Caractéristiques des mémoires

2. Volatilité

- Si une mémoire **perd son contenu** (les informations) lorsque la source d'alimentation **est coupée** alors la mémoire est dite **volatile**.
- Si une mémoire **ne perd pas (conserve)** son contenu lorsque la source d'alimentation **est coupée** alors la mémoire est dite **non volatile (mémoire permanente ou stable)**.

8

3. Caractéristiques des mémoires

3. Mode d'accès à l'information (lecture /écriture)

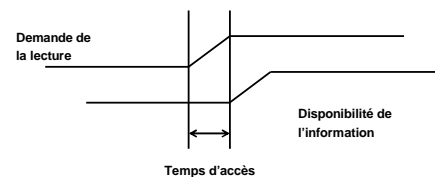
- Sur une mémoire on peut effectuer l'opération de :
 - **lecture** : récupérer / restituer une information à partir de la mémoire.
 - **écriture** : enregistrer une nouvelle information ou modifier une information déjà existante dans la mémoire .
- Il existe des mémoires qui offrent **les deux** modes lecteur/écriture , ces mémoires s'appellent **mémoires vives**.
- Il existe des mémoires qui offrent **uniquement** la possibilité de la **lecture** (c'est pas possible de modifier le contenu). Ces mémoires s'appellent **mémoires mortes**.

9

3. Caractéristiques des mémoires

4. Temps d'accès

- C'est le temps **nécessaire pour effectuer** une opération de lecture ou d'écriture.
- Par exemple pour l'opération de lecture , le temps d'accès est le **temps** qui sépare **la demande** de la **lecture** de la **disponibilité** de l'information.



Le temps d'accès est un **critère important** pour déterminer **les performances** d'une mémoire ainsi que les performances d'une machine.

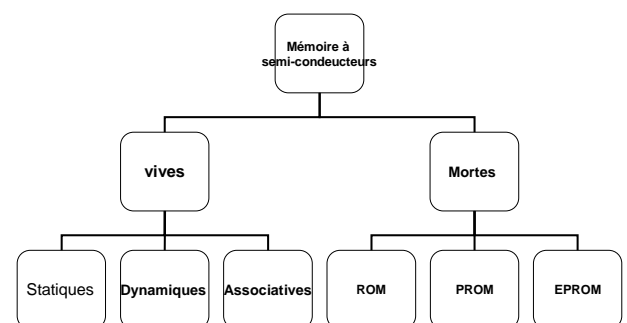
10

4. Classification des mémoires

- Les mémoires peuvent être classées en trois catégories selon la technologie utilisée :
 - Mémoire à semi-conducteur (mémoire centrale, ROM, PROM,.....) : très rapide mais de taille réduite.
 - Mémoire magnétique (disque dur, disquette,...) : moins rapide mais stocke un volume d'informations très grand.
 - Mémoire optique (DVD, CDROM,..)

11

5. Mémoire à semi-conducteur



12

La mémoire centrale

RAM : Random Acces memory Mémoire à accès aléatoire

13

1. C'est quoi une mémoire centrale ?

- La mémoire centrale (MC) représente l'espace de travail de l'ordinateur (calculateur).
- C'est l'organe principal de rangement des informations utilisées par le processeur.
- Dans une machine (ordinateur / calculateur) pour exécuter un programme il faut le charger (copier) dans la mémoire centrale .
- Le temps d'accès à la mémoire centrale et sa capacité sont deux éléments qui influent sur le temps d'exécution d'un programme (performance d'une machine).

14

2. Caractéristiques de la mémoire centrale

- La mémoire centrale est réalisée à base de semi-conducteurs.
- La mémoire centrale est une **mémoire vive** : accès en lecture et écriture.
- La mémoire centrale est dite à **accès aléatoire** (RAM : Random Acces Memory) c'est-à-dire que le temps d'accès à l'information est indépendant de sa place en mémoire.
- La mémoire centrale **est volatile** : la conservation de son contenu nécessite la permanence de son alimentation électrique.
- Un temps d'accès à une mémoire centrale est moyen mais plus rapide que les mémoires magnétiques .
- La **capacité** d'une mémoire centrale **est limitée** mais il y a toujours une possibilité d'une **extension**.
- Pour la **communication** avec les autres organes de l'ordinateur, la mémoire centrale utilise **les bus** (bus d'adresses et bus de données)

15

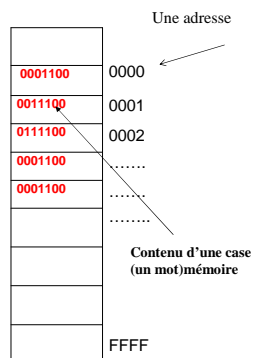
3. Types des mémoires centrales

- Il existent deux grandes familles des mémoires centrales : les mémoires statiques (SRAM) et les mémoires dynamiques (DRAM).
 - Les **mémoires statiques** sont à base de bascules de type D , elles possèdent un faible taux d'intégration mais un temps d'accès rapide (Utilisation pour les mémoires cache).
 - Les **mémoires dynamiques** à base de condensateurs , ces mémoires possèdent un très grand taux d'intégration, elle sont plus simples que les mémoires statiques mais avec un temps d'accès plus long .

16

4. Vue logique de la mémoire centrale

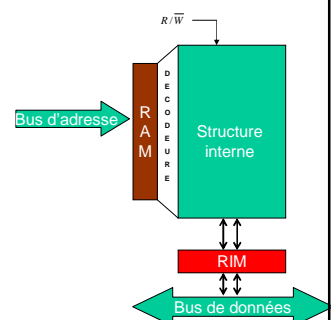
- La mémoire centrale peut être vu comme un large **vecteur (tableau)** de **mots** ou **octets**.
- Un mot mémoire stocke une information sur **n bits**.
- un mot mémoire contient plusieurs **cellules** mémoire.
- Une cellule mémoire stock **1 seul bit** .
- Chaque mot possède sa propre **adresse**.
- Une adresse est un numéro unique qui permet d'accéder à un mot mémoire.
- Les adresses sont séquentielles (consécutives)
- La taille de l'adresse (le nombre de bits) dépend de la capacité de la mémoire.



17

5. Structure physique d'une mémoire centrale

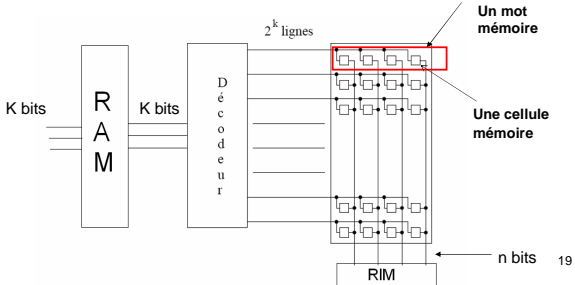
- RAM** (Registre d'adresse Mémoire) : ce registre stock l'adresse du mot à lire ou à écrire .
- RIM** (Registre d'information mémoire) : stock l'information lu à partir de la mémoire ou l'information à écrire dans la mémoire.
- Décodeur** : permet de sélectionner un mot mémoire.
- R/W** : commande de lecture/écriture , cette commande permet de lire ou d'écrire dans la mémoire (si R/W=1 alors lecture sinon écriture)
- Bus d'adresses** de taille **k bits**
- Bus de données** de taille **n bits**



18

5.1. Comment sélectionner un mot mémoire ?

- Lorsque une adresse est chargée dans le registre RAM, le décodeur va recevoir la même information que celle du RAM.
- A la sortie du décodeur nous allons avoir une seule sortie qui est active → Cette sortie va nous permettre de sélectionner un seul mot mémoire.



5.2 Comment calculer la capacité d'une MC ?

- Soit k la taille du bus d'adresses (taille du registre RAM)
- Soit n la taille du bus de données (taille du registre RIM ou la taille d'un mot mémoire)
- On peut exprimer la capacité de la mémoire centrale soit en nombre de mots mémoire ou en bits (octets, kilo-octets,...)
 - La capacité = 2^k Mots mémoire
 - La capacité = $2^k * n$ Bits

Exemple :

Dans une mémoire la taille du bus d'adresses K=14 et la taille du bus de données n=4. Calculer la capacité de cette mémoire ?

$C = 2^{14} = 16384$ Mots de 4 bits
 $C = 2^{14} * 4 = 65536$ Bits = 8192 Octets = 8 Ko

5.3 Comment lire une information ?

- Pour lire une information en mémoire centrale il faut effectuer les opérations suivantes:
 - Charger dans le registre RAM l'adresse du mot à lire.
 - Lancer la commande de lecture (R/W=1)
 - L'information est disponible dans le registre RIM au bout d'un certain temps (temps d'accès)

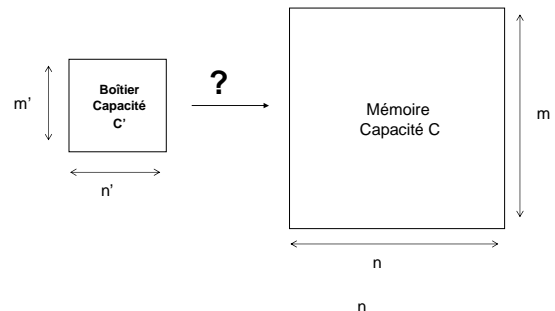
5.4 Comment écrire une information ?

- Pour écrire une information en MC il faut effectuer les opérations suivantes:
 - Charger dans le RAM l'adresse du mot ou se fera l'écriture.
 - Placer dans le RIM l'information à écrire.
 - Lancer la commande d'écriture pour transférer le contenu du RIM dans la mémoire .

6. Conception des MC

Problème ?

- On veut réaliser une mémoire de capacité C, mais nous disposons uniquement de boîtiers (des circuits) de taille inférieure ?



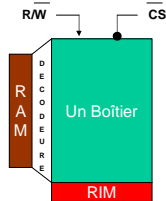
Structure d'un boîtier

Un boîtier possède la même structure qu'une mémoire (RAM, RIM, ...) en plus de la commande CS.

\overline{CS} (Chip Select) : c'est une commande en logique négative qui permet de sélectionner (activer) un boîtier.

$\overline{CS}=0$ le boîtier est sélectionné

$\overline{CS}=1$ le boîtier n'est pas sélectionné



25

Solution

- Soit M une mémoire de capacité C , tel que m est le nombre de mot et n la taille d'un mot.
- Soit M' un boîtier de capacité C' , tel que m' le nombre de mot et n' la taille d'un mot.
- On suppose que $C > C'$ ($m \geq m'$, $n \geq n'$)
- Quel est le nombre de boîtiers M' nécessaire pour réaliser la mémoire M ?
- Pour connaître le nombre de boîtiers nécessaire, il faut calculer les deux facteurs suivants :
 - $P = m/m'$
 - $Q = n/n'$

26

Solution (suite)

- P : permet de déterminer le nombre de boîtiers M' nécessaire pour obtenir le nombre de mots de la mémoire M (extension lignes).
- Q : permet de déterminer le nombre de boîtier M' nécessaire pour obtenir la taille de mot de la mémoire M (extension mots ou extension colonnes).
- $P \cdot Q$ donne le nombre totale de boîtiers nécessaire pour réaliser la mémoire M .
- Pour sélectionner les boîtiers on utilise les bits de poids forts d'adresses. Si P est le facteur d'extension lignes alors on prend k bits tel que $P=2^k$.
- Les autres bits d'adresses restants sont utilisés pour sélectionner un mot dans un boîtier.

27

Exemple 1

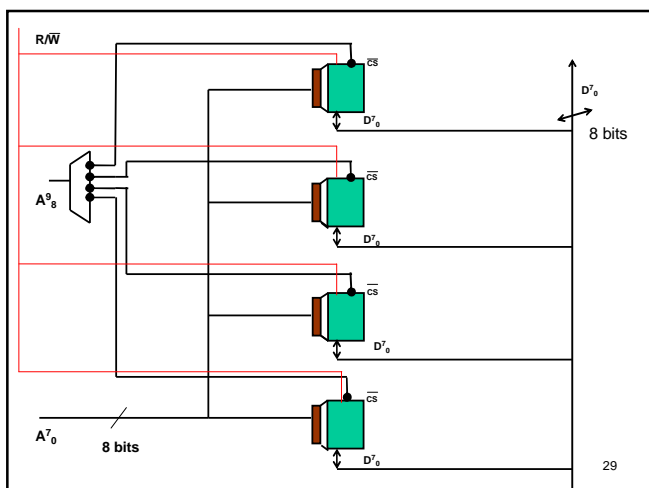
- Réaliser une mémoire de 1Ko (la taille d'un mot est de 8 bits) en utilisant des boîtiers de taille 256 mots de 8 bits ?
- Solution :
 - $(m,n)=(1024,8) \rightarrow$ taille du bus d'adresses est de 10 bits $A^9(A9...A0)$, taille du bus de données est de 8 bits $D^7_0(D7...D0)$
 - $(m',n')=(256,8) \rightarrow$ taille du bus d'adresses est de 8 bits $(A7'...A0')$, taille du bus de données est de 8 bits $(D7'...D0')$
 - Calculer les deux facteurs d'extension lignes et colonnes :
 - $P = m/m' = 1024/256 = 4$ (extension lignes)
 - $Q = n/n' = 8/8 = 1$ (extension colonnes)
- Le nombre totale de boîtiers $P \cdot Q = 4$

28

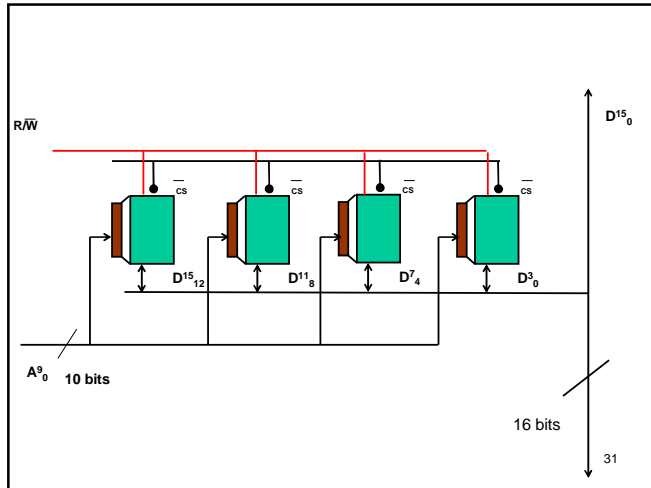
Exemple 2

- On veut réaliser une mémoire de 1Ko (la taille d'un mot est de 16 bits) en utilisant des boîtiers de taille 1Ko mots de 4 bits ?
- Solution :
 - $(m,n)=(1024,16) \rightarrow$ taille du bus d'adresses est de 10 bits $(A9...A0)$, taille de bus de données est du 16 bits $(D15...D0)$
 - $(m',n')=(1024,4) \rightarrow$ taille du bus d'adresses est de 10 bits $(A9'...A0')$, taille de bus de données est du 4 bits $(D3'...D0')$
 - $P = 1024/1024 = 1$ (extension lignes)
 - $Q = 16/4 = 4$ (extension colonnes)
- Le nombre totale de boîtiers $P \cdot Q = 4$

30



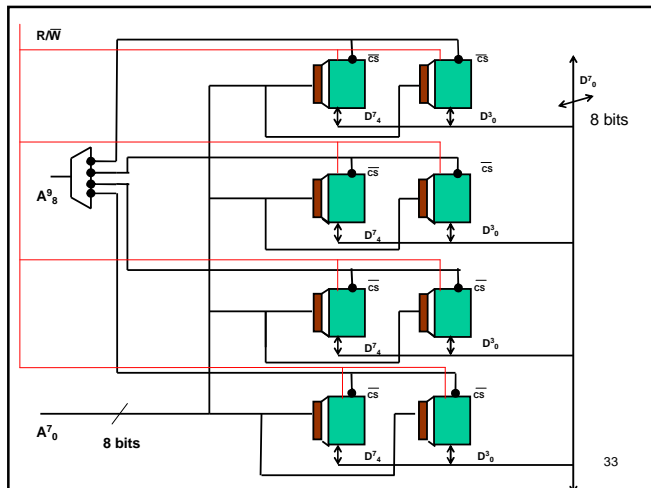
29



Exemple 3

- On veut réaliser une mémoire de 1Ko (la taille d'un mot est de 8 bits) en utilisant des boîtiers de taille 256 mots de 4 bits) ?
- Solution :
 $(m,n)=(1024,8) \rightarrow$ taille du bus d'adresses est de 10 bits ($A_9 \dots A_0$), taille du bus de données est de 8 bits ($D_7 \dots D_0$)
 $(m',n')=(256,4) \rightarrow$ taille du bus d'adresses est de 8 bits ($A_7 \dots A_0$), taille du bus de données est de 4 bits ($D_3 \dots D_0$)
- $P=1024/256=4$ (extension lignes)
- $Q=8/4=2$ (extension colonnes)
- Le nombre totale de boîtiers $P.Q=8$

32



Exercice

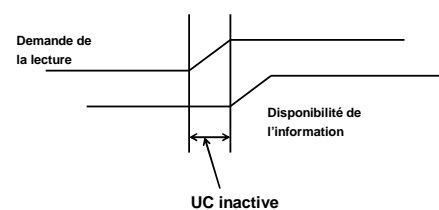
- Réaliser une mémoire de 8K X 12 (la taille d'un mot est de 12 bits) en utilisant des boîtiers de taille 2048 mots de 4 bits) ?

34

7. Architectures des mémoires centrales

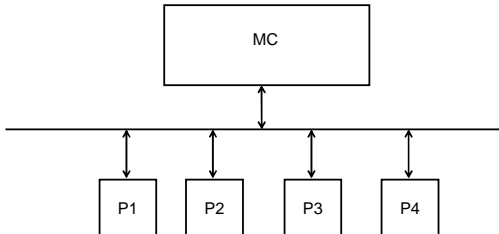
35

- Dans une architecture à **un seul processeur** : le processeur à l'exclusivité d'accéder à la mémoire. Le rendement de l'UC n'est conditionnée que par le temps d'accès à la MC.



36

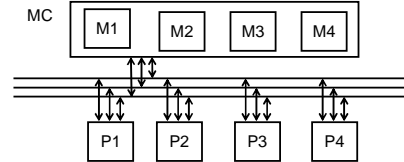
- Si le calculateur possède **plusieurs processeurs** qui fonctionnent en parallèle (en même temps), c'est possible que deux processeurs ou plus demandent d'accéder à la mémoire à la **même instant**.
- Si la mémoire est structurée en un **seul bloc** alors un processeur peut monopoliser la MC.
- Même si le temps d'accès est très petit, des processeurs vont être pénalisés
→ donc la structure de la MC est aussi importante.



37

7.1 Mémoire modulaire

- La solution est de découper la mémoire en **plusieurs modules**.
- Plusieurs bus permettent d'accéder simultanément (en même temps) à la MC.
- Possible d'avoir autant d'accès que de modules.
- On ne peut pas accéder simultanément à **un module**.



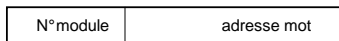
Remarques :

- Les adresses à l'intérieur d'un module sont séquentiels (successives)
- C'est possible qu'un module soit réaliser avec des boîtiers de taille inférieur (il faut calculer les facteur d'extension lignes et colonnes)

38

Comment sélectionner un mot dans une architecture modulaire ?

- L'adresse est divisée en deux parties :
 - Les **bits de poids forts** pour sélectionner un module. Si le nombre de module est égale à n , alors il faut prendre k bits tel que $2^k \geq n$
 - Les bits de **poids faibles** pour sélectionner un mot dans un module.

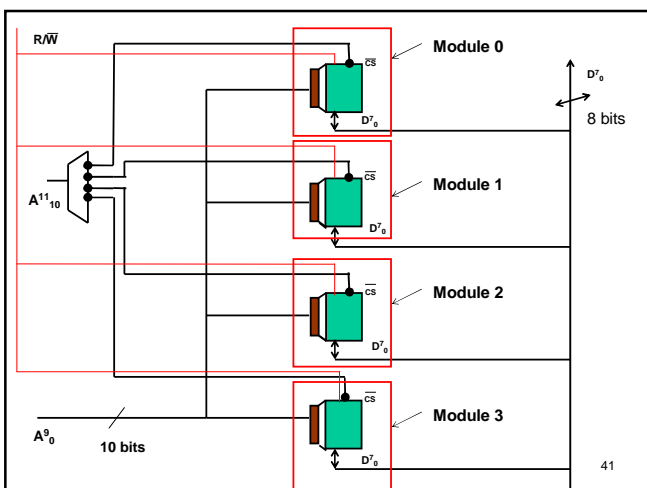


39

Exemple

- Soit une mémoire de taille de 4 Ko. Cette mémoire est découpée en 4 modules. Donner le schéma de cette mémoire en utilisant des boîtiers de 1 Ko?
- Solution :
- Capacité = 4 Ko = $4 * 2^{10} = 2^{12}$ → la taille du bus d'adresses est de 12 bits (A^{11}_0).
- 4 modules → 2 bits du poids forts pour la sélection des modules (A^{11}_0)
- Les autres bits pour la sélection d'un mot dans un module (A^9_0)

40



41

- **Exercice 1 :**
Soit une mémoire de taille de 4 Ko. Cette mémoire est découpée en 4 modules. Donner le schéma de cette mémoire en utilisant des boîtiers de 512 mots de 8 bits?
- **Exercice 2 :**
Soit une mémoire de taille de 4 Ko. Cette mémoire est découpée en 4 modules. Donner le schéma de cette mémoire en utilisant des boîtiers de 512 mots de 4 bits?

42

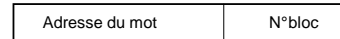
7.2 Mémoire entrelacée

- Avec une MC modulaire, c'est possible qu'un processeur **monopolise** un module (par exemple il accède a des adresse consecutive), Pour éviter ce problème :
 - Un module est divisé en plusieurs Blocs .
 - les adresses consecutive sont placé dans des bloc différents .
 - Le nombre de blocs représente le degré d'entrelacement.

43

Sélectionner un mot dans une MC entrelacée

- L'adresse est divisée en deux parties :
 - Les **bits de poids faibles** pour sélectionner le bloc. Si on dispose de n bloc , il faut prendre k bits tel que $2^k \geq n$.
 - Les bits de poids forts pour sélectionner le mot dans le bloc .

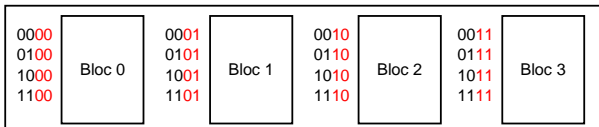


44

Exemple 1 : une mémoire entrelacée avec un degré d'entrelacement égale à 4 , un bloc est de taille de 4 mots

- 4 blocs et la taille d'un bloc est égale à 4 mots de 4 bits → taille de la mémoire est égale à 16 mots de 4 bits.
- Il existe 4 blocs → 2 bits de poids faibles pour la sélection A^1_0
- Les bits de poids forts (A^3_2) pour sélectionner un mot dans un bloc.

- L'adresse 0000 → bloc 0 (bits poids faible 00)
- L'adresse 0001 → bloc 1 (bits poids faible 01)
- L'adresse 0010 → Bloc 2
- L'adresse 0011 → **Bloc 3**
- L'adresse 0100 → Bloc 0
-
-



45

Exemple 2

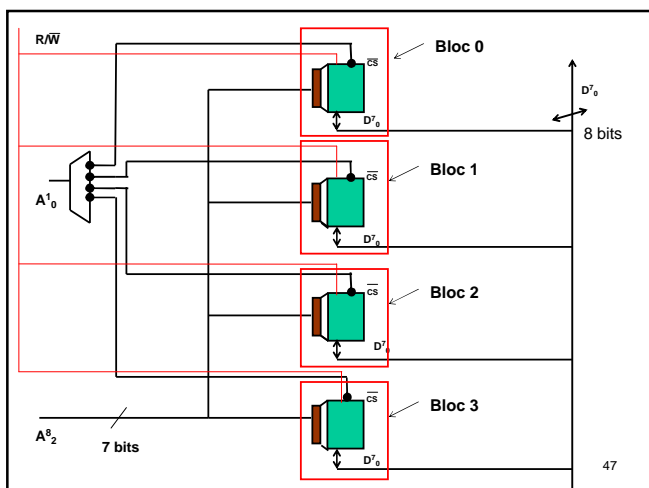
- Réaliser une mémoire de capacité 512 mots de 8 bits avec des boîtiers de 128 mots de 8 bits avec un degré entrelacement de 4.
- Capacité $512 = 2^9$ (taille de bus d'adresses =9)
- Taille d'un mot =8 → taille du bus de données =8
- 4 blocs → taille d'un bloc = $512/4 = 128$
- Taille d'un boîtier = $128 * 8$ → un boîtier par bloc est suffisant
- 2 bits de poids faibles pour la sélection d'un bloc A^1_0
- Les bits de poids fort (A^8_2) pour sélectionner un mot dans un bloc.

46

Exercices

- Exercice 1 :**
Réaliser une mémoire de capacité 512 mot de 8 bits avec des boîtiers de 64 mots de 8 bits avec un degré entrelacement de 4.
- Exercice 1 :**
Réaliser une mémoire de capacité 512 mot de 8 bits avec des boîtiers de 64 mots de 4 bits avec un degré entrelacement de 4.

48



47

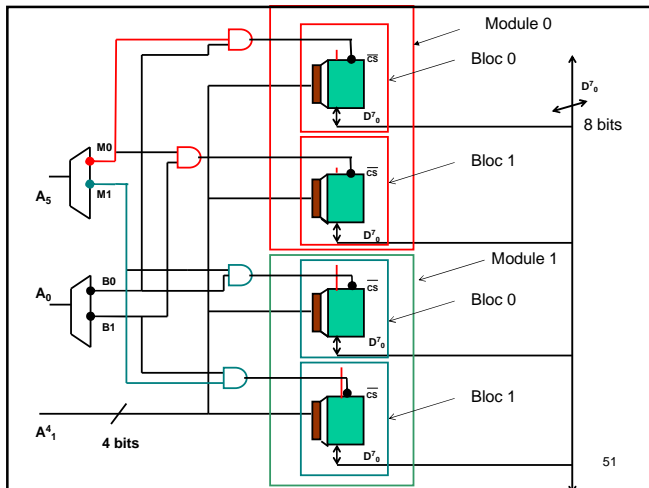
7.3 Les mémoires modulaires entrelacées

- La MC est divisée en plusieurs modules
- Chaque module est divisé en n Blocs (n le degré d'entrelacement)
- Pour sélectionner un mot :
 - Il faut sélectionner le module (bits de poids forts)
 - Sélectionner le bloc dans le module (bits de poids faibles)
 - Sélectionner le mot dans le bloc (les bits restant)

N° module	adresse mot	N°Bloc
-----------	-------------	--------

Exemple

- Réaliser une mémoire de 64 mots de 8 bits organisé en deux modules entrelacé , l'entrelacement se fait à l'intérieur (D=2). En utilisant des circuits (boîtiers) de 16 mots de 8 bits.
- La taille du bus d'adresses $k=6$ ($64=2^6$) $\rightarrow A^5_0$
- Le nombre de module $m=2$, la taille d'un module est égale à 32 mots.
- Le nombre de bits pour sélectionner un module est égale à 1 (A^5_5).
- Le nombre de blocs dans un module $D=2 \rightarrow$ le nombre de bits nécessaire pour sélectionner un bloc est égale à 1 (A_0)
- la taille d'un bloc est égale 16 mots \rightarrow un circuit suffit pour réaliser un bloc
- Le nombre de bits nécessaire pour sélectionner une mot dans le bloc est égale à 4 (A^4_1)



- **Exercice :** Réaliser une mémoire de 128 Ko (taille d'un mot est 8 bits) organisé en quatre modules entrelacés avec un degré d'entrelacement $D=4$ (l'entrelacement se fait à l'intérieur des modules), en utilisant des circuits (boîtiers) de 4 Ko mots de 4 bits.