

Chapitre 6

Les réseaux logiques programmables

- Introduction
- Principe des réseaux programmables
- Types des réseaux programmables combinatoires :
 - PROM : Programmable Read-Only Memory
 - PAL : Programmable Array Logic
 - FPLA : Field Programmable Array Logic
- Les réseaux programmables séquentiels

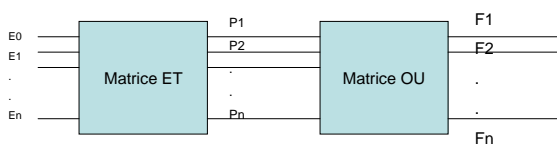
1. Introduction

- Chaque fonction logique de **n variables** peut être mise sous la forme d'une somme de produits.

$$f(A, B, C) = A.B.C + \bar{A}.B.C$$

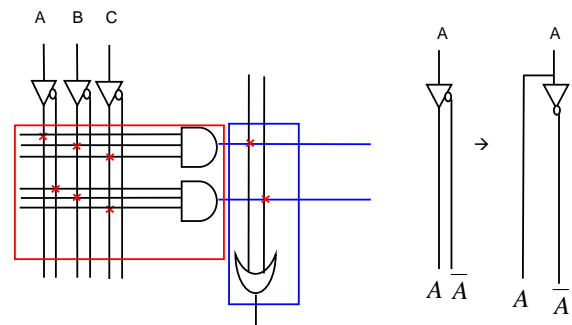
- Pour réaliser une telle fonction on a besoin :
 - d'un ensemble d'opérateurs **ET** (portes AND) organisés sous forme d'une matrice pour réaliser les produits.
 - Un ensemble d'opérateurs **OU** (Porte OR) organisés sous forme d'une matrice pour réaliser la somme.

Schéma général pour réaliser une fonction logique



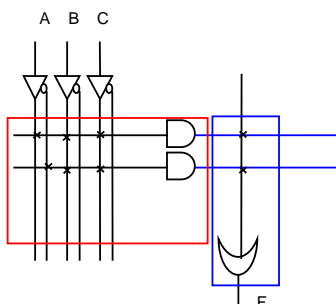
Exemple

- Soit la fonction $f(A, B, C) = A.B.C + \bar{A}.B.C$

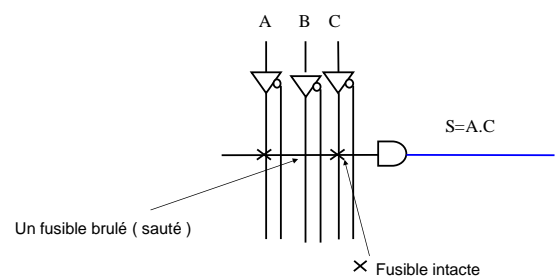


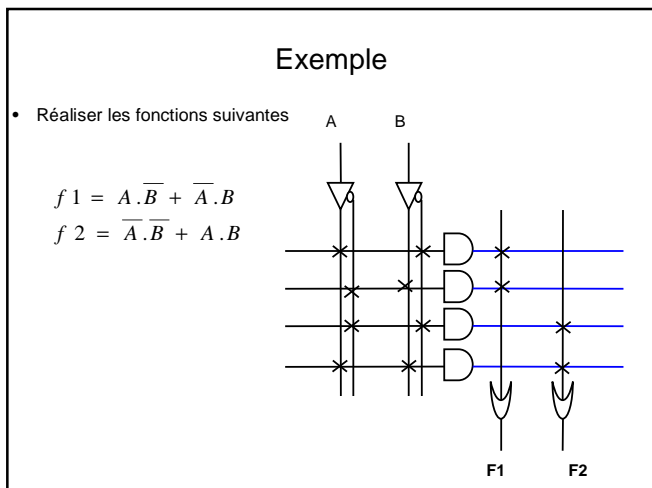
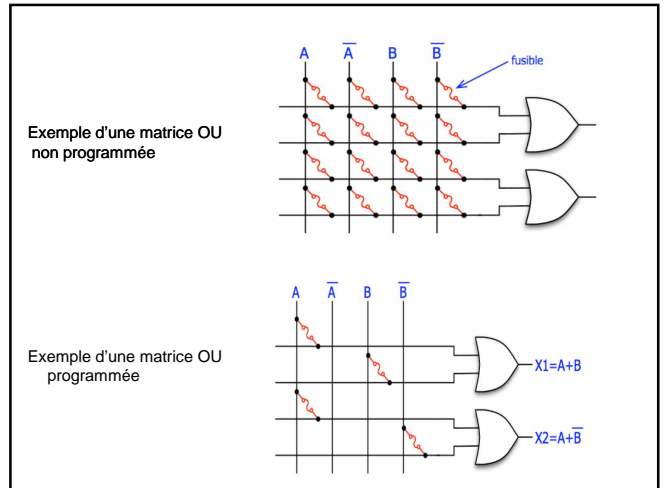
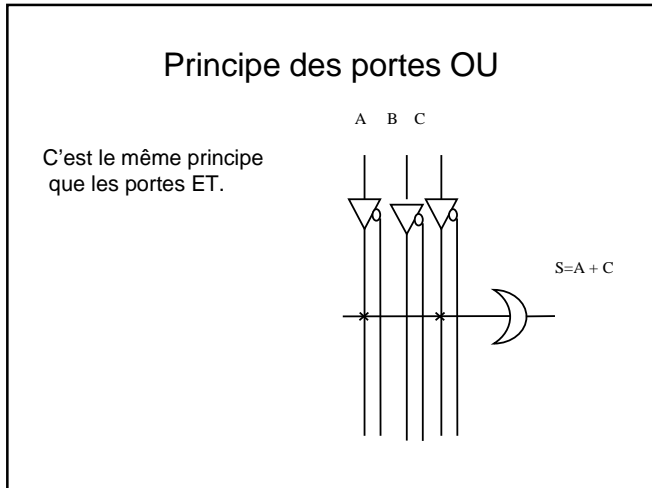
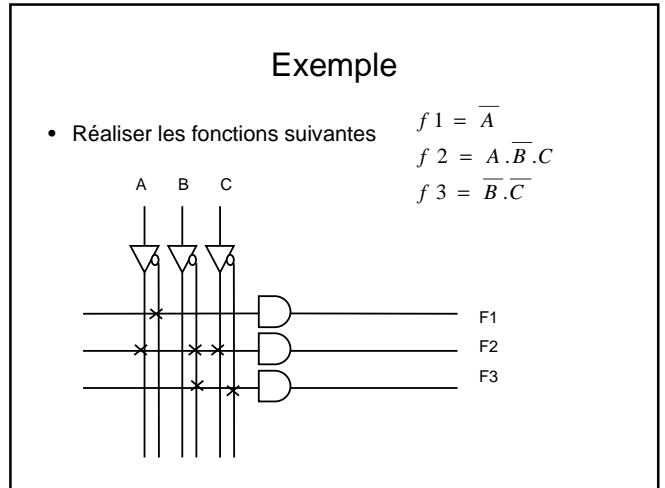
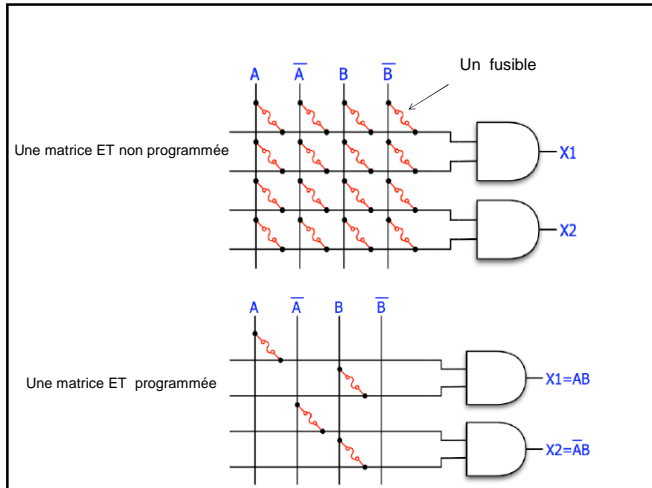
Représentation simplifiée

- Soit la fonction $f(A, B, C) = A.B.C + \bar{A}.B.C$



2. Principe des portes ET utilisées





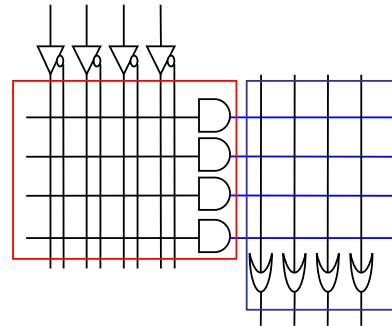
3. Définition des réseaux logiques programmables

- Un réseau logique programmable (circuit logique programmable) est un circuit qui peut être **configurer par l'utilisateur** pour avoir **une ou plusieurs fonctions logiques**.
- Un circuit programmable est constitué d'un ensemble d'opérateurs **ET et OU** organisés sous **forme de deux matrices**.
- La matrice des ET est un ensemble de portes **AND** qui permet de relier les différentes variables d'entrées.
- La matrice des OU est un ensemble de portes **OR** qui permet de relier les différents termes AND.
- Une matrice peut être **programmable** (paramétrable) ou **figée** (préconfigurée).
- La programmation consiste à faire **bruler** (sauter) les fusibles des termes (ou des variables) qu'on veut pas utiliser → **laisser** les fusibles utiles.

Remarques

- La programmation se fait **une seule fois** : une fois les fusibles brûlés on peut pas les réparer.
- La programmation est réalisée grâce à un dispositif spécial .

Schéma général d'un réseau logique programmable



Classification des réseaux programmables

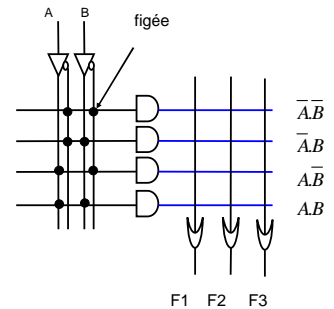
- Selon le type des deux matrices on peut distinguer les trois types suivants :
 - Matrice ET figée et OU programmable → PROM (Programmable Read-Only Memory)
 - Matrice ET programmable et OU figée → PAL (Programmable Array Logic)
 - Matrice ET programmable et OU programmable → FPLA (Field Programmable Array Logic)

3.1 Les PROM

La matrice ET est figée : les produits sont déterminés

La matrice des ET nous permet de générer toutes les combinaisons possibles

La programmation consiste à choisir des termes et les relier par des OU.

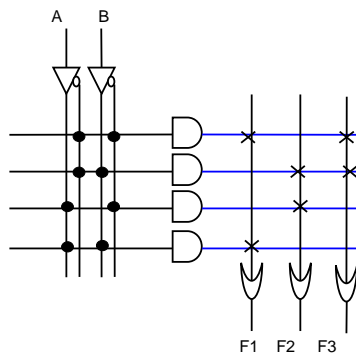


Les PROM : exemple

$$f_1 = \overline{A}\overline{B} + A.B$$

$$f_2 = A.\overline{B} + \overline{A}.B$$

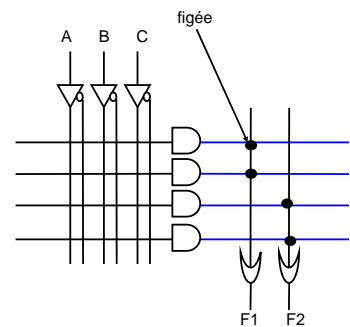
$$f_3 = \overline{A}.B + A.\overline{B}$$



3.2 Les PAL

La matrice OR est figée : chaque terme ou comporte un nombre déterminé de termes ET

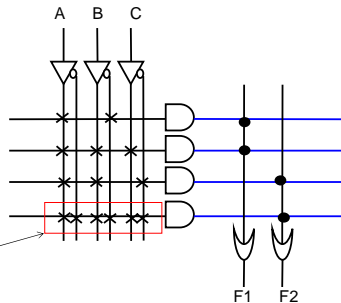
La matrice ET est programmable



Les PAL : exemple

$$f1(a,b,c) = a\bar{b} + a.b.c$$

$$f2(a,b,c) = a.b.\bar{c} + 0$$



Ce terme donne un 0.

- **Exercice 1 :** Réaliser les deux fonctions suivantes avec un PAL qui possède 3 variables d'entrées, et Deux termes OU avec chaque terme OU comporte 4 termes ET ?

$$f(a,b,c) = a.b.c + a.\bar{b}.\bar{c} + \bar{a}.\bar{c}$$

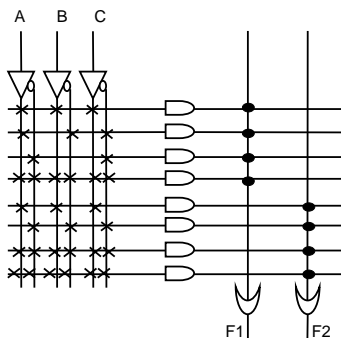
$$f(a,b,c) = a.b.c + \bar{a}.\bar{b}.\bar{c}$$

- **Exercice 2 :** Réaliser un additionneur complet avec un PAL ?

Solution (EXO1)

$$f1(a,b,c) = a.b.c + a.\bar{b}.\bar{c} + \bar{a}.\bar{c} + 0$$

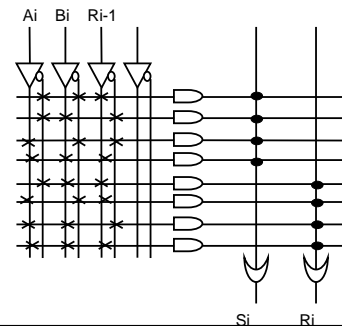
$$f2(a,b,c) = a.b.c + \bar{a}.\bar{b}.\bar{c} + 0 + 0$$



Solution Exercice 2

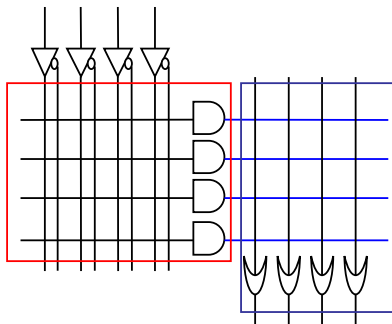
$$S_i = \bar{A}_i.\bar{B}_i.R_{i-1} + \bar{A}_i.B_i.\bar{R}_{i-1} + A_i.\bar{B}_i.\bar{R}_{i-1} + A_i.B_i.R_{i-1}$$

$$R_i = \bar{A}_i.B_i.R_{i-1} + A_i.\bar{B}_i.R_{i-1} + A_i.B_i.\bar{R}_{i-1} + A_i.B_i.R_{i-1}$$



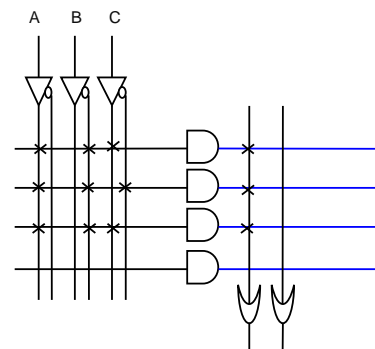
3.3 Les FPLA

Les deux matrices sont programmables, c'est le cas général des PROM et PAL



Exemple

Réaliser la fonction suivante en utilisant un FPLA $f(A,B,C) = ABC + \bar{A}\bar{B}C + \bar{A}B\bar{C}$



Exercice 1 :

Réaliser un générateur de parité avec un FPLA
rappel :

$$f(a,b,c)=1 \text{ si } (abc)_2 \text{ contient un nombre impair de } 1$$

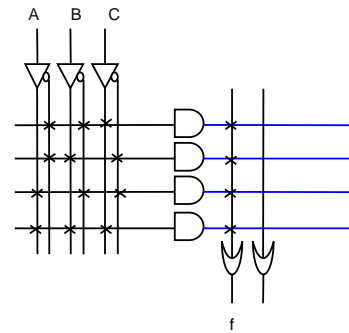
$$0 \text{ sinon}$$

Exercice 2:

réaliser un multiplexeur 4→1 en utilisant un FPLA ?

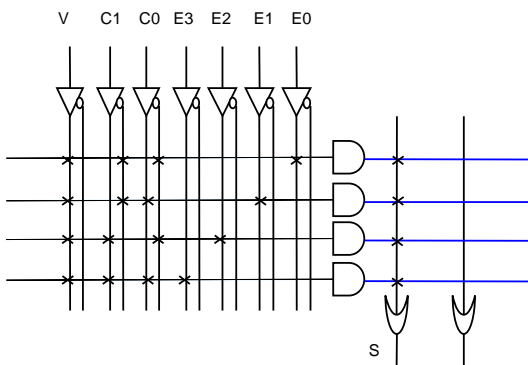
Solution Exo 1

$$f(A,B,C) = \overline{A}BC + A\overline{B}C + A\overline{B}\overline{C} + ABC$$



Solution Exo2

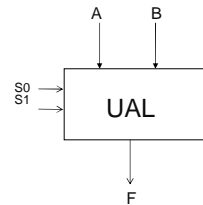
$$S = V \cdot (\overline{C1} \cdot \overline{C0} \cdot (E0) + \overline{C1} \cdot C0 \cdot (E1) + C1 \cdot \overline{C0} \cdot (E2) + C1 \cdot C0 \cdot (E3))$$



Exercice 3

• Réaliser le circuit suivant en utilisant un FPLA ?

S1	S0	Fonction
0	0	F1
0	1	F2
1	0	F3
1	1	F4



$$f_1 = A \oplus B$$

$$f_2 = A \cdot B$$

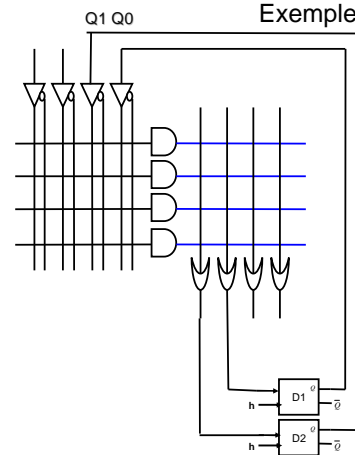
$$f_3 = \overline{A \cdot B}$$

$$f_4 = A + B$$

4. Les réseaux programmables séquentiels

- Les PROM, PAL et les FPLA nous permet de réaliser uniquement des circuits combinatoire.
- Il existe des réseaux programmable séquentiels : ces réseaux sont constitué d'une partie combinatoire et d'une partie séquentiels (un ensemble de bascules en sortie).
- C'est possible d'utiliser ces réseaux séquentiels pour réaliser des registres, des compteurs,.....

Exemple d'un PAL séquentiel



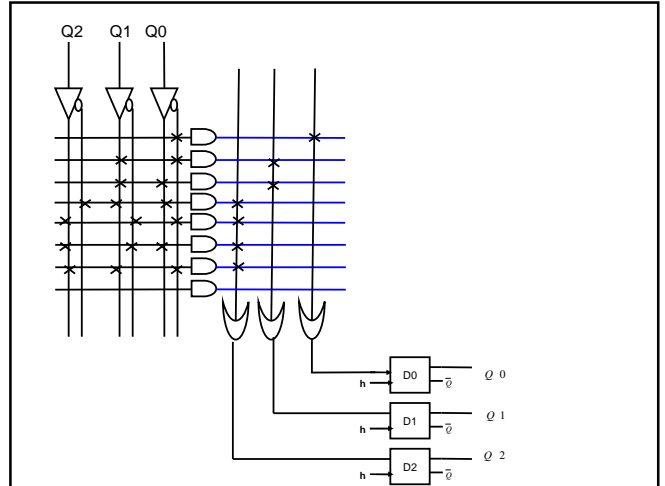
Exemple : Réaliser un compteur modulo 8 synchrone en utilisant un FPLA séquentiel

Q2	Q1	Q0	D2	D1	D0
0	0	0	0	0	1
0	0	1	0	1	0
0	1	0	0	1	1
0	1	1	1	0	0
1	0	0	1	0	1
1	0	1	1	1	0
1	1	0	1	1	1
1	1	1	0	0	0

$$D0 = \overline{Q0}$$

$$D1 = Q1 \cdot \overline{Q0} + \overline{Q1} \cdot Q0$$

$$D2 = \overline{Q2} \cdot Q1 \cdot Q0 + Q2 \cdot \overline{Q1} \cdot \overline{Q0} + Q2 \cdot \overline{Q1} \cdot Q0 + Q2 \cdot Q1 \cdot \overline{Q0}$$



Exercice

- Réaliser le registre défini par la table de fonctionnement suivante à l'aide d'un FPLA séquentiel ?

Dg	Dd	h	Q3	Q2	Q1	Q0	
1	X	↑	Q2	Q1	Q0	SL	Décalage gauche
0	1	↑	SR	Q3	Q2	Q1	Décalage droite
0	0	x	Q3	Q2	Q1	Q0	État mémoire